

Projekt Pospolu

Kombinační logické obvody

Autorem materiálu a všech jeho částí, není-li uvedeno jinak, je Ing. Jiří Ulrych.

1) Dekodéry

- a) Dekodér z binárního kódu na kód 1 z N
- b) Dekodér z kódu BCD na kód 1 z 10
- c) Dekodéry pro sedmisegmentové displeje

2) Multiplexory

3) Demultiplexory

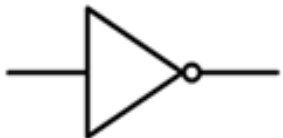
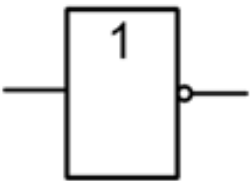

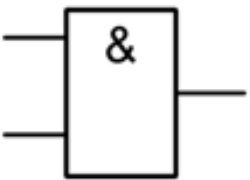

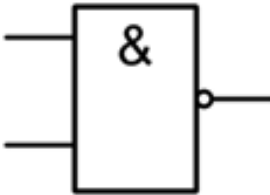
4) Komparátory

5) Obvody pro aritmetické operace

- a) Poloviční sčítačka
- b) Úplná sčítačka
- c) Paralelní sčítačka

- Výstupní stav kombinačních obvodů závisí pouze na aktuální kombinaci vstupních hodnot.
- Rychlost odezvy výstupu na vstup závisí pouze na přechodovém ději v konkrétním obvodu.
- Hodnoty výstupních veličin nejsou závislé na předcházejícím stavu logického obvodu.
- U kombinačních obvodů nedochází k žádnému paměťovému efektu.
- Jedné vstupní kombinaci proměnných odpovídá právě jedna kombinace výstupních hodnot.
- Závislost výstupních hodnot na hodnotách vstupních popisuje pravdivostní tabulka nebo soubor logických výrazů.

- Logické funkce realizujeme pomocí základních logických členů.
- Spojením členů získáme logický obvod.
- Pro kreslení logických obvodů používáme normované značky logických členů.
- Ve většině zahraničních katalogů se používá americké značení členů.
- V ČR se používalo a stále používá značení podle ČSN.

Logická funkce	US norma	ČSN norma	
$Y = \bar{A}$ NOT invertor			Výstup invertoru má opačnou hodnotu než vstup
$Y = A \cdot B$ AND logický součin			Na výstupu hradla AND je logická 1 v případě logické jedničky na obou vstupech
$Y = \overline{A \cdot B}$ NAND negovaný logický součin			Na výstupu hradla NAND je logická jednička v případě logické nuly alespoň na jednom vstupu

Logická funkce

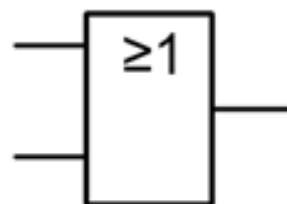
US norma

ČSN norma

$$Y=A+B$$

OR

logický
součet

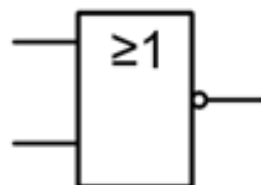


Na výstupu hradla OR je
logická jednička 1
v případě logické 1 na
jednom ze vstupů

$$Y=\overline{A+B}$$

NOR

negovaný
logický
součet

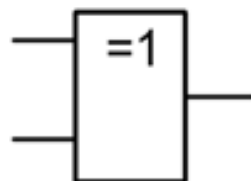


Na výstupu hradla NOR je
logická 1 pouze v případě
logické 0 na všech
vstupech hradla

$$Y=A\oplus B$$

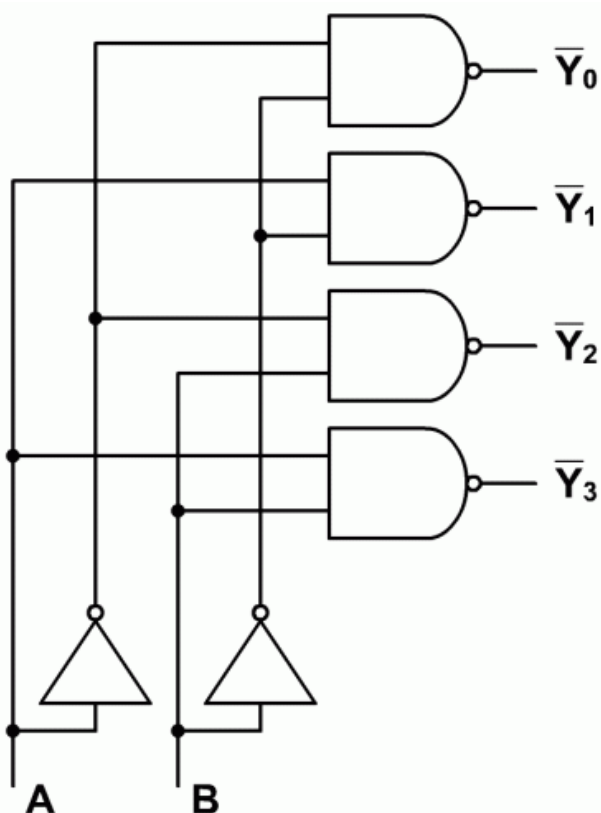
XOR

výlučný log.
součet

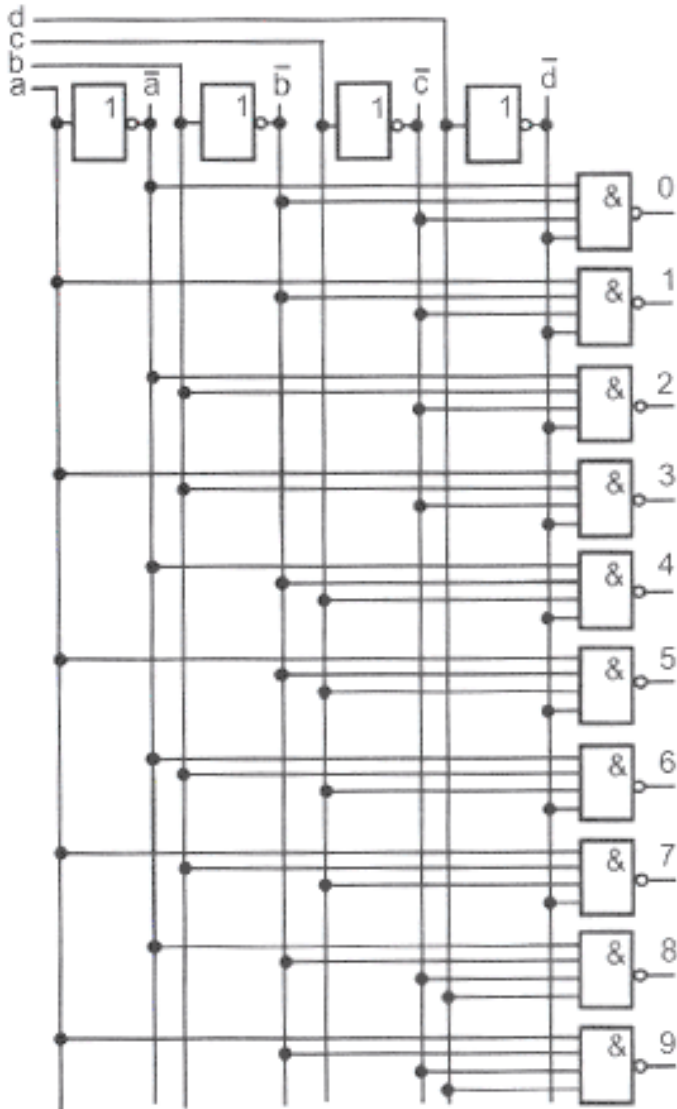


Na výstupu hradla XOR je
logická 1 v případě
rozdílné úrovně na
vstupech A a B

Základní provedení dekodéru převádějící vstupní kód na kód 1 ze 4.



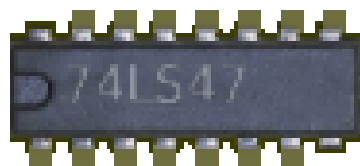
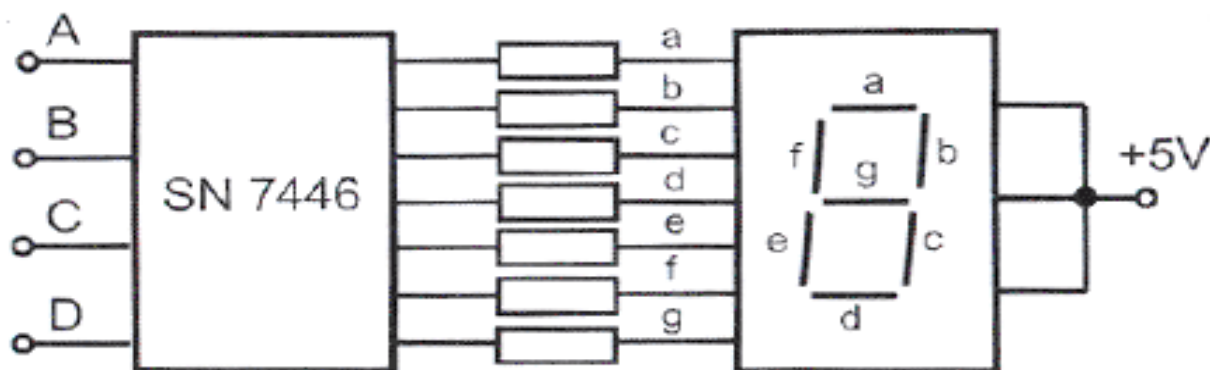
B	A	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



Převodník BCD čísel na desítková

[illegible]

Dekodér je určen pro buzení zobrazovacích jednotek, které jsou tvořené sedmissegmentovými displeji.



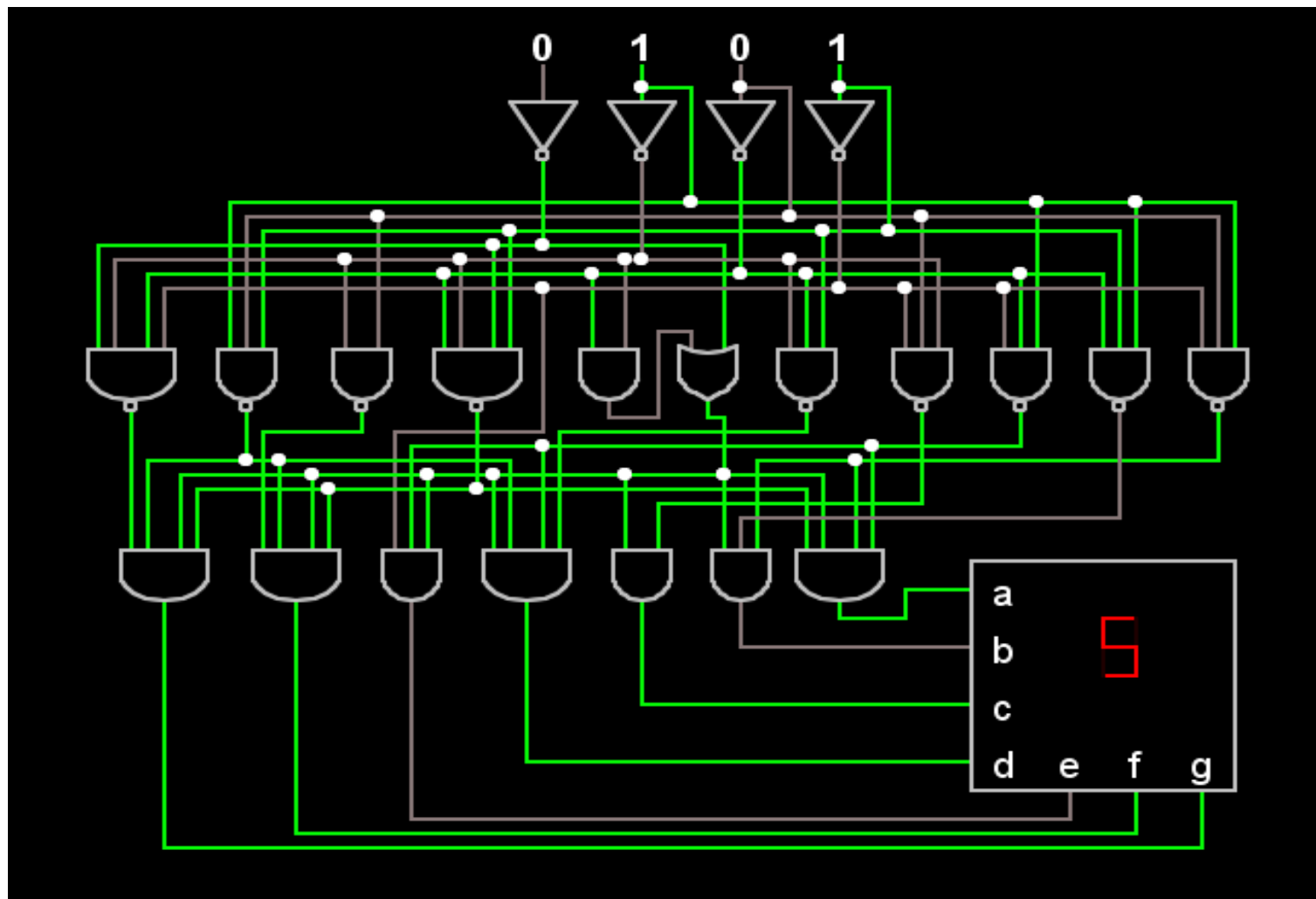
Pravdivostní tabulka pro sedmissegmentové displeje

Dekadická hodnota	Vstup				Výstup						
	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	0	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	0	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	0	0	0

Segment aktivní – výstup 0

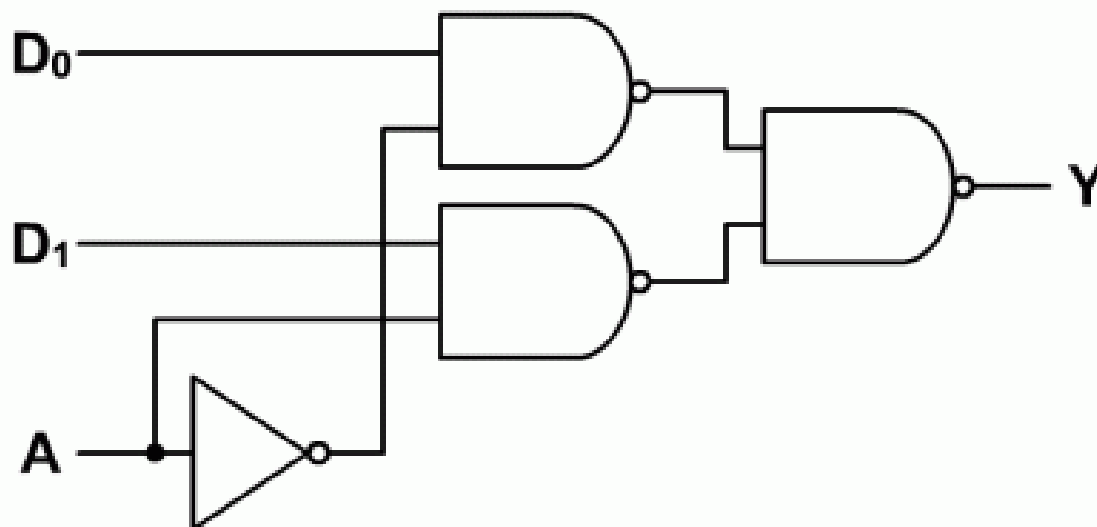
Segment neaktivní – výstup 1

Sedmisegmentový displej vytvořený v simulačním programu



- logický kombinační obvod plnící funkci elektronického přepínače
- vícečetný vstupní logický signál je převeden na jeden výstup
- přepínání je řízeno adresovým signálem
- používáme například v případě potřeby snížení počtu vodičových tras
- obvod může být vybaven obvodem uvolnění pro případnou aktivaci a deaktivaci obvodu

A	D ₁	D ₀	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

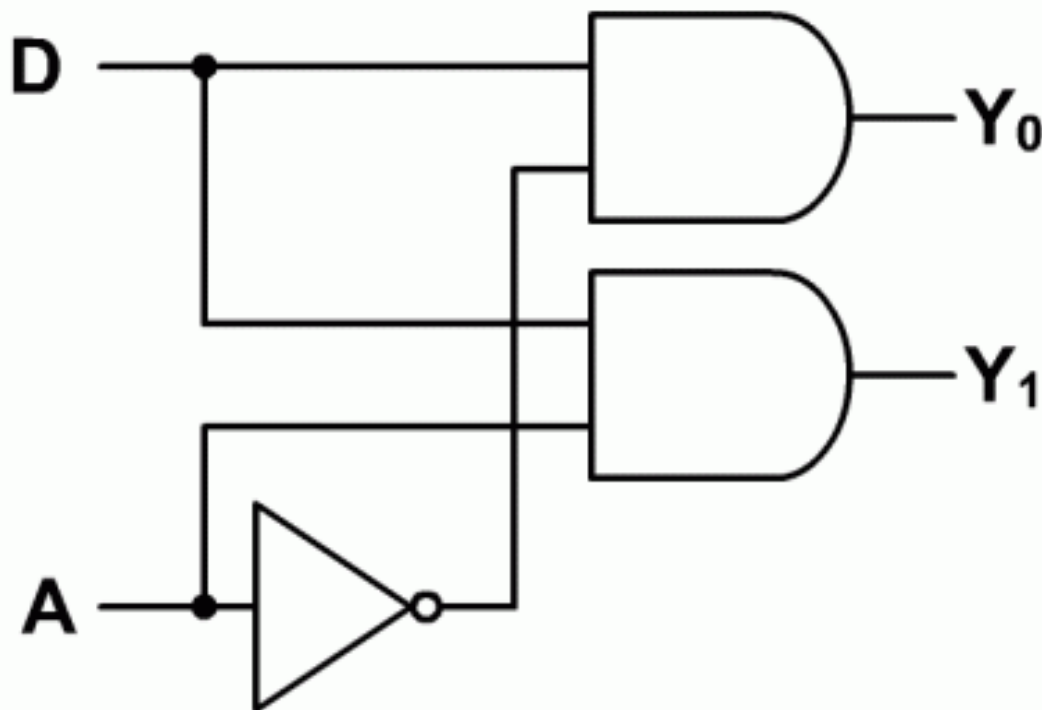


Když $A = 0$, pak výstup D_0 .

Když $A = 1$, pak na výstupu D_1 .

- demultiplexor je funkční opak multiplexoru
- přepíná jeden vstupní signál na několik výstupů
- konkrétní výstup se vybírá adresovým signálem
- jeden signál lze transformovat na N kanálů

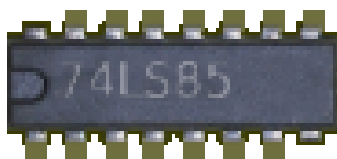
A	D	Y_0	Y_1
0	0	0	0
0	1	1	0
1	0	0	0
1	1	0	1



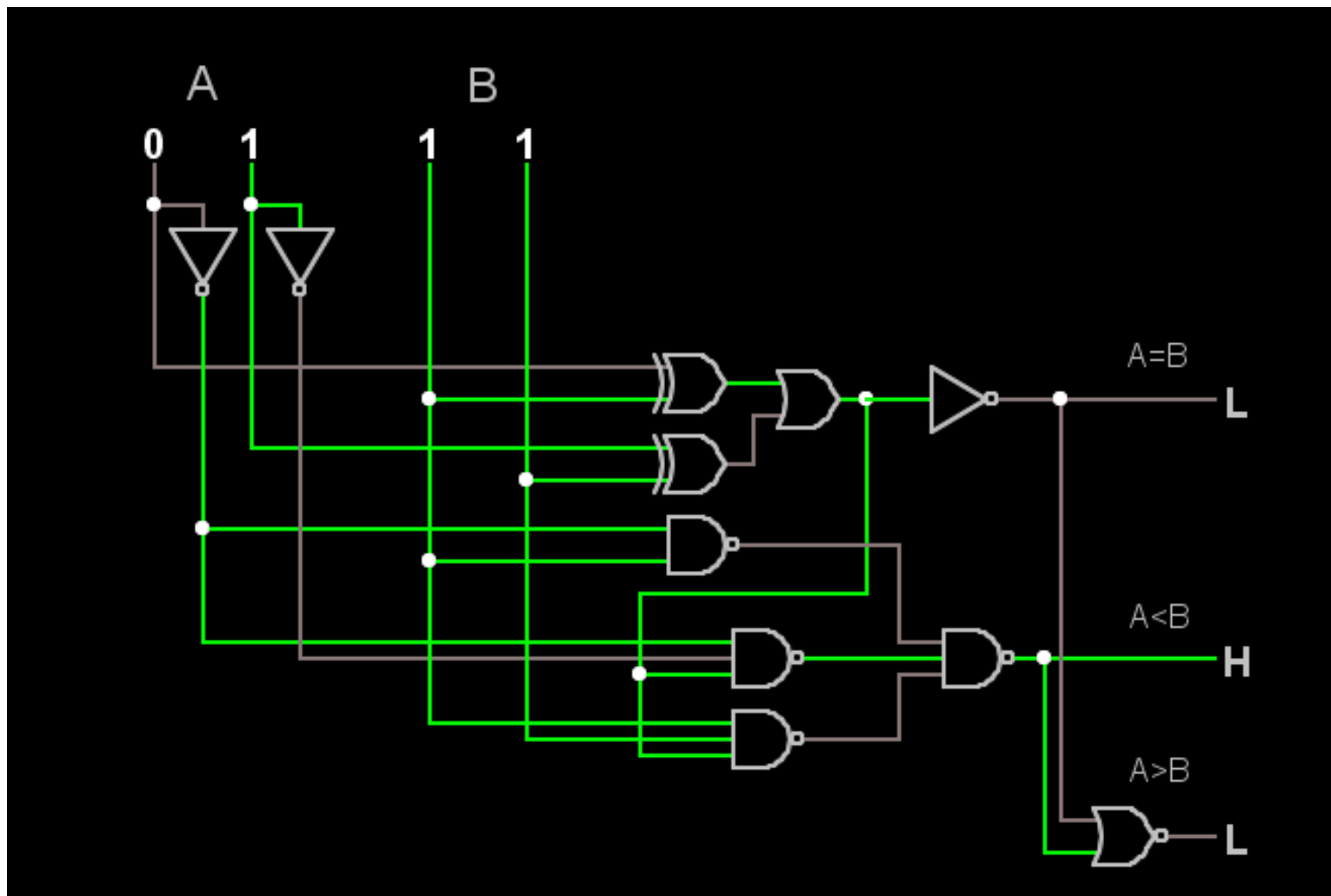
Když $A = 0$, pak signál D je přiváděn na Y_0 .

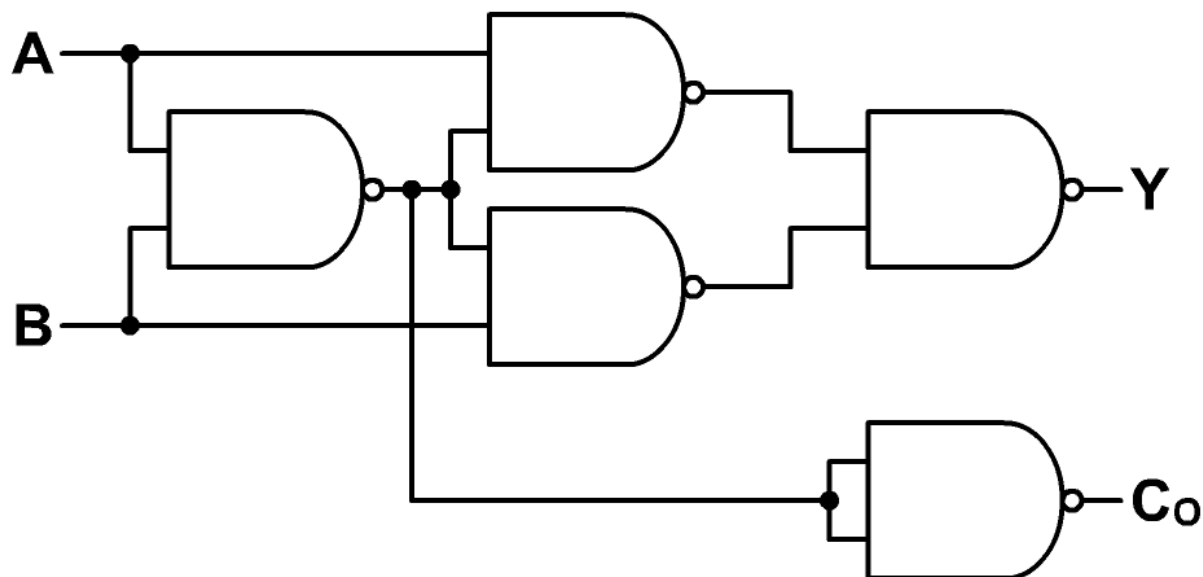
Když $A = 1$, pak na výstupu Y_1 .

- slouží k porovnání binárních čísel
- na výstupu komparátoru je generován signál o rovnosti nebo nerovnosti
- důležitým obvodem v komparátoru je obvod realizující funkci nonekvivalence



Komparátor vytvořený v simulačním programu

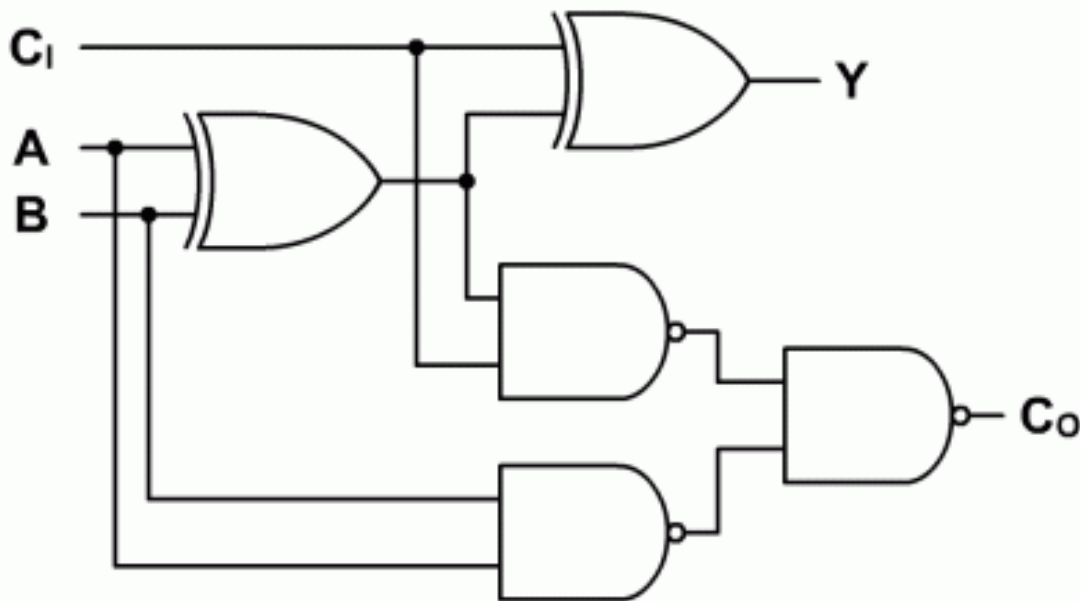




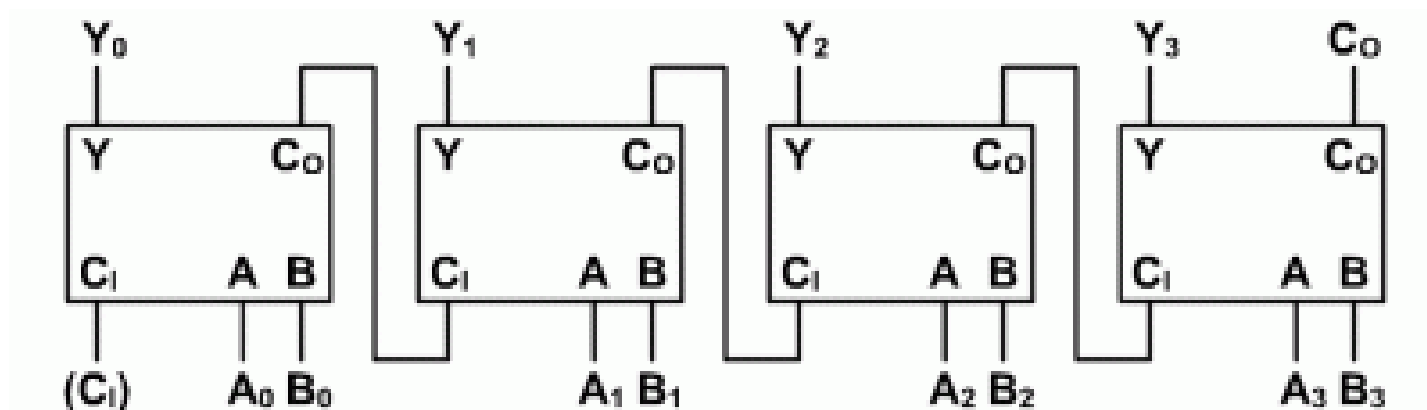
B	A	C _o	Y
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

- obvod obsahuje dva vstupy A a B
- výsledek výpočtu na výstupu Y
- přenos do dalšího obvodu C_o

C_I	B	A	C_O	Y
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



- signál z předchozího členu C_I
- obvod obsahuje dva vstupy A a B
- výsledek výpočtu na výstupu Y
- přenos do dalšího obvodu C_O



- číslicový kombinační obvod, který realizuje sčítání pro vícebitová binární čísla
- jedná se o kaskádní zapojení jednobitových sčítaček
- v tomto případě čtyřbitová sčítačka s přenosem řádů

Úkol č. 1: Popište rozdíl mezi multiplexorem a demultiplexorem.

Úkol č. 2: Popište hlavní rozdíl mezi poloviční a úplnou sčítačkou.

Úkol č. 3: Popište funkci dekodéru.

Úkol č. 4: Popište hlavní rysy kombinačních logických obvodů.

Úkol č. 5: Vyjmenujte základní logické členy.

Úkol č. 6: Popište funkci paralelní sčítačky.